

Αλγόριθμοι Αντικατάστασης

- Στην άμεση απεικόνιση υπάρχει μία μόνο γραμμή για κάθε συγκεκριμένο μπλοκ και δεν υπάρχει καμία επιλογή. Πρέπει να αντικατασταθεί η συγκεκριμένη γραμμή
- Στη συσχετιστική και στην τεχνική συσχέτισης συνόλων είναι αναγκαίος ένας αλγόριθμος αντικατάστασης. Πρέπει να υλοποιηθεί στο υλικό για να επιτευχθεί μεγάλη ταχύτητα.
- Τέσσερις πιο συνηθισμένοι:
 - 1) Least Recently Used (LRU)
 - 2) First in first out (FIFO)
 - 3) Least Frequently Used (LFU)
 - 4) Τυχαία (Random)

Αλγόριθμοι Αντικατάστασης

- LRU = Αντικαθίσταται το μπλοκ εκείνο το οποίο βρίσκεται για μεγαλύτερο χρονικό διάστημα στην κρυφή χωρίς να έχει γίνει αναφορά σε αυτό. Είναι ο πιο συνηθισμένος αλγόριθμος αντικατάστασης.
- FIFO = Αντικαθίσταται το μπλοκ του συνόλου το οποίο βρίσκεται στην κρυφή για μεγαλύτερο χρονικό διάστημα.
- LFU = Αντικαθίσταται το μπλοκ του συνόλου το οποίο έχει τις λιγότερες αναφορές.
- Τυχαία = Αντικατάσταση τυχαία μιας γραμμής από ένα πλήθος υποψήφιων γραμμών. Παρέχει λίγο κατώτερη απόδοση σε σχέση με τους αλγορίθμους που βασίζονται στη χρήση.

Πολιτικές Εγγραφής

- Όταν πρόκειται να αντικατασταθεί ένα μπλοκ που βρίσκεται στην κρυφή πρέπει να εξεταστούν τα εξής:
 - Αν δεν έχει κάποια τροποποίηση, μπορεί να αντικατασταθεί.
 - Αν έχει γίνει έστω και μια λειτουργία εγγραφής πάνω σε εκείνη τη γραμμή της κρυφής μνήμης, τότε η κύρια μνήμη θα πρέπει να ενημερωθεί γράφοντας τη γραμμή της κρυφής στο μπλοκ της κύριας πριν προσκομιστεί ένα νέο μπλοκ.
- Είναι πιθανό να έχουν πρόσβαση στην κύρια μνήμη περισσότερες από μία συσκευές ? Αν μια λέξη έχει τροποποιηθεί μόνο στην κρυφή, τότε η αντίστοιχη της κύριας δεν είναι έγκυρη.
- Σε πολυπύρηνους επεξεργαστές το πρόβλημα είναι πολύπλοκο αν έχει ο καθένας δική του τοπική κρυφή.

Πολιτικές Εγγραφής

- **Η δια μέσου εγγραφή.** Η πιο απλή τεχνική όπου όλες οι λειτουργίες εγγραφής γίνονται τόσο στην κύρια όσο και στην κρυφή μνήμη έτσι ώστε τα δεδομένα της κύριας να είναι πάντοτε έγκυρα. Κάθε μονάδα επεξεργαστή-κρυφής μνήμης παρακολουθεί την κυκλοφορία για να διατηρείται η συνέπεια εντός της δικής της κρυφής. Παράγει σημαντική κυκλοφορία στη μνήμη και είναι δυνατόν να προκαλέσει συμφόρηση.
- Εναλλακτική η **πίσω-εγγραφή.** Οι ενημερώσεις γίνονται μόνο στην κρυφή μνήμη. Ένα bit χρήσης λαμβάνει την τιμή 1 στη σχετική γραμμή. Όταν αντικαθίσταται το μπλοκ γράφεται πίσω στην κύρια μόνο αν το bit χρήσης είναι 1. Αρκετά όμως μπλοκ της κύριας είναι μη έγκυρα. Οι μονάδες E/E προσπελαύνουν μόνο μέσω της κρυφής. Ύπαρξη πολύπλοκων κυκλωμάτων, πιθανά συμφόρησης.

Πολιτικές Εγγραφής

- Σε πολλαπλούς επεξεργαστές που διαθέτουν κοινόχρηστη κρυφή και κύρια μνήμη υπάρχει επιπλέον πρόβλημα. Αν τα δεδομένα τροποποιηθούν στην κρυφή, μπορεί έτσι να ακυρωθούν όχι μόνο η λέξη της κύριας μνήμης αλλά και η ίδια λέξη στις άλλες κρυφές μνήμες.
- Αν χρησιμοποιηθεί μια πολιτική ενδιάμεσης εγγραφής, οι άλλες κρυφές θα περιέχουν άκυρα δεδομένα.
- Ένα σύστημα που αποτρέπει αυτό το πρόβλημα λέγεται ότι διατηρεί τη συνοχή της κρυφής μνήμης.
- Υπάρχουν τρεις προσεγγίσεις:
 - 1) Παρακολούθηση του διαύλου με δια μέσου εγγραφή
 - 2) Διαφάνεια υλικού
 - 3) Μνήμη μη αντιγράψιμη στην κρυφή

Πολιτικές Εγγραφής

- *Παρακολούθηση.* Κάθε ελεγκτής της κρυφής παρακολουθεί τις γραμμές διεύθυνσης για να ανιχνεύει τυχόν λειτουργίες εγγραφής από άλλους «αφέντες» διαύλων. Αν κάποιος αφέντης γράψει σε μια θέση της κοινόχρηστης μνήμης που υπάρχει και στην κρυφή τότε ο ελεγκτής ακυρώνει αυτή την καταχώρηση στην κρυφή. Εξαρτάται από τη χρήση μιας πολιτικής από όλους τους ελεγκτές κρυφών μνημών.
- *Διαφάνεια.* Χρησιμοποιείται επιπλέον υλικό για να εξασφαλιστεί ότι όλες οι ενημερώσεις της κύριας μέσα από την κρυφή αντανakλώνται σε όλες τις κρυφές μνήμες. Αν μια CPU τροποποιήσει μια λέξη που βρίσκεται στη δική του κρυφή αυτή η ενημέρωση θα γραφτεί στην κύρια. Κάθε αντίστοιχη λέξη που βρίσκεται στις άλλες κρυφές ενημερώνεται αναλόγως.

Πολιτικές Εγγραφής

- Μη αντιγράψιμη. Μόνο ένα τμήμα της κύριας είναι κοινόχρηστο σε περισσότερους από ένα επεξεργαστές και το τμήμα είναι ορισμένο ως μη αντιγράψιμο στην κρυφή. Όλες οι προσπελάσεις στην κοινόχρηστη είναι αστοχίες της κρυφής επειδή η κοινόχρηστη δεν αντιγράφεται ποτέ στην κρυφή. Είναι δυνατόν να υλοποιηθεί με τα πιο σημαντικά bits της διεύθυνσης ή μια λογική επιλογή chip.

Μέγεθος Γραμμής

- Όταν εξάγεται ένα μπλοκ δεδομένων και τοποθετείται στην κρυφή, ταυτόχρονα με τη λέξη εξάγονται και γειτονικές. Όσο αυξάνεται το μέγεθος του μπλοκ από πολύ μικρά σε πολύ μεγάλα μεγέθη, ο λόγος ευστοχίας αρχικά θα αυξάνεται λόγω της αρχής της τοπικότητας. Καθώς το μέγεθος αυξάνεται, περισσότερα χρήσιμα δεδομένα τοποθετούνται στην κρυφή.
- Ο λόγος επιτυχίας θα αρχίσει να μειώνεται όσο το μπλοκ μεγαλώνει και η πιθανότητα χρησιμοποίηση της πληροφορίας που μόλις έχει προσκομιστεί γίνεται μικρότερη από την πιθανότητα επαναχρησιμοποίηση της πληροφορίας που πρέπει να αντικατασταθεί.
- Υπάρχουν δύο συνέπειες:

Μέγεθος Γραμμής

- Τα μεγαλύτερα μπλοκ μειώνουν το πλήθος των μπλοκ που χωρούν στην κρυφή μνήμη. Με κάθε προσκόμιση διαγράφονται τα παλαιότερα περιεχόμενα της κρυφής, έτσι ένα μικρό πλήθος από μπλοκ έχει ως αποτέλεσμα την αντικατάσταση των δεδομένων λίγο μετά από την προσκόμισή τους.
- Καθώς ένα μπλοκ μεγαλώνει, κάθε επιπλέον λέξη βρίσκεται σε μεγαλύτερη απόσταση σε σχέση με αυτή που ζητήθηκε άρα λιγότερο πιθανό να χρειαστεί σύντομα.
- Δεν έχει βρεθεί κάποια βέλτιστη τιμή. Ένα μέγεθος από 8 έως 64 bytes φαίνεται αρκετά κοντινό στη βέλτιστη σύμφωνα με επιστημονικά άρθρα. Για συστήματα υψηλής απόδοσης χρησιμοποιούνται μεγέθη 64 ή 128 bytes.

Πλήθος κρυφών μνημών

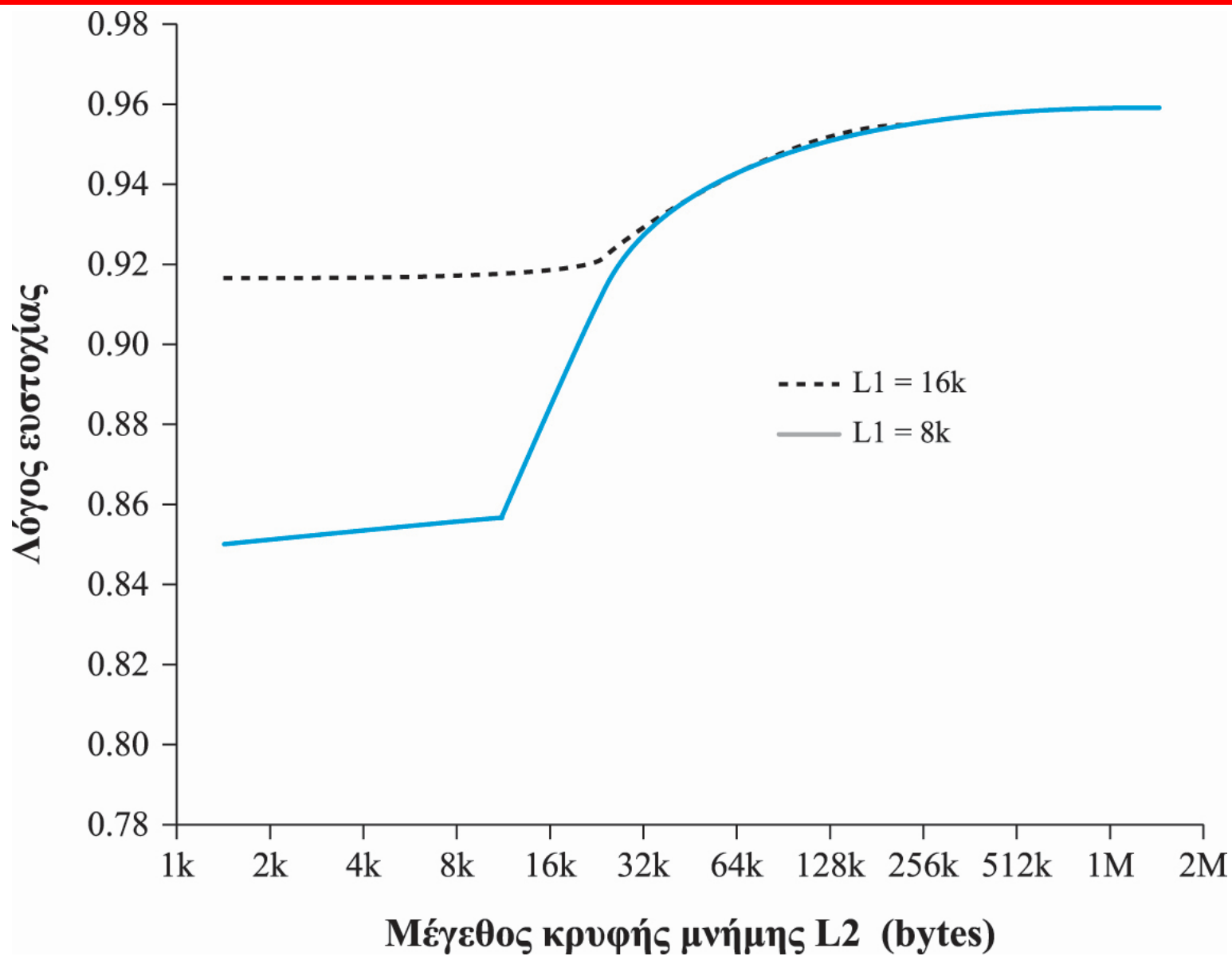
- Αρχικά ένα σύστημα είχε μια μόνο κρυφή μνήμη. Είναι πλέον συνηθισμένη η χρήση περισσότερων κρυφών μνημών.
- Υπάρχει σχεδιαστικό ζήτημα για το πλήθος των επιπέδων και τη χρήση ενοποιημένων σε αντιδιαστολή με χρήση διαχωρισμένων κρυφών μνημών.
- Κρυφές μνήμες πολλαπλών επιπέδων. Με την τεχνολογική εξέλιξη η κρυφή μνήμη βρίσκεται πάνω στο chip του επεξεργαστή. Αυτό μειώνει τη δραστηριότητα του επεξεργαστή στον εξωτερικό δίαυλο και επιταχύνει τους χρόνους εκτέλεσης και την συνολική απόδοση του συστήματος. Επειδή τα μονοπάτια δεδομένων είναι εσωτερικά, οι προσπελάσεις ολοκληρώνονται ταχύτερα και από τους κύκλους διαύλων με μηδενική αναμονή. Έτσι ο δίαυλος υποστηρίζει άλλες μεταφορές.

Πλήθος κρυφών μνημών

- Η πιο απλή οργάνωση είναι η κρυφή μνήμη δύο επιπέδων, με την εσωτερική μνήμη να είναι ορισμένη ως Επίπεδο 1 (L1) και την εξωτερική ως Επίπεδο 2 (L2).
- Αν δεν υπάρχει κρυφή επιπέδου 2 τότε ο επεξεργαστής θα προσπελάσει τη μνήμη DRAM ή τη ROM μέσα από τον δίαυλο. Το γεγονός αυτό συνεπάγεται χαμηλή απόδοση λόγω της ταχύτητας του διαύλου και της αργής προσπέλασης της μνήμης.
- Αν χρησιμοποιείται κρυφή επιπέδου 2 τύπου SRAM (Static RAM) τότε γίνεται γρήγορη η ανάκληση των πληροφοριών.
- Πολλές υλοποιήσεις δεν χρησιμοποιούν τον δίαυλο αλλά ένα διαφορετικό μονοπάτι δεδομένων έτσι ώστε να μειωθεί η επιβάρυνση στον δίαυλο του συστήματος.

Πλήθος κρυφών μνημών

- Με τη συνεχόμενη συρρίκνωση των στοιχείων του επεξεργαστή, πολλές υλοποιήσεις έχουν στην κρυφή Επιπέδου 2 στο chip τους με αποτέλεσμα αύξηση της απόδοσης.
- Η χρήση πολλαπλών επιπέδων περιπλέκει όλα τα ζητήματα που σχετίζονται με τις κρυφές μνήμες (μέγεθος, αλγόριθμος αντικατάστασης, πολιτική εγγραφής).



Πλήθος κρυφών μνημών

- Ενοποιημένες σε αντιδιαστολή με διαχωρισμένες κρυφές
- Όταν εμφανίστηκαν οι κρυφές μνήμες πάνω στο chip πολλές υλοποιήσεις είχαν μία μόνο κρυφή και για δεδομένα και για εντολές.
- Πρόσφατα έχει γίνει ο διαχωρισμός της κρυφής σε δύο μέρη: ένα για εντολές και ένα για δεδομένα. Αυτές υπάρχουν στο ίδιο επίπεδο. Ανάλογα με το είδος που θέλει να προσκομιστεί, συμβουλεύεται την αντίστοιχη κρυφή.
- Οι ενοποιημένες έχουν 2 πλεονεκτήματα:
- Για ένα δεδομένο μέγεθος, η ενοποιημένη έχει μεγαλύτερο ρυθμό ευστοχίας σε σχέση με τη διαχωρισμένη επειδή εξισορροπεί αυτομάτως το φορτίο ανάμεσα στις προσκομίσεις δεδομένων και εντολών.

Πλήθος κρυφών μηνμών

- Είναι αναγκαίο να σχεδιαστεί και να υλοποιηθεί μία μόνο κρυφή μνήμη.
- Η τάση είναι να υλοποιούνται διαχωρισμένες στο επίπεδο 1 και ενοποιημένες στα άλλα επίπεδα.
- Το βασικό πλεονέκτημα των διαχωρισμένων κρυφών είναι ότι εξαλείφεται η διαμάχη για την κρυφή μνήμη ανάμεσα στη μονάδα ανάκληση/αποκωδικοποίησης και στη μονάδα εκτέλεσης. Αυτό είναι σημαντικό σε κάθε υλοποίηση που βασίζεται στη διασωλήνωση των εντολών.
- Η δομή της διαχωρισμένης κρυφής μνήμης ξεπερνά τη δυσκολία της προανάκλησης εντολών που στην ενοποιημένη παρεμποδίζεται προσωρινά.

Pentium 4 Cache

- 80386 – Όχι on chip cache
- 80486 – 8k με 16 byte γραμμές and οργάνωση συσχετιστική 4 γραμμών
- Pentium – Δύο on chip L1 caches: Δεδομένων & Εντολών
- Pentium 4

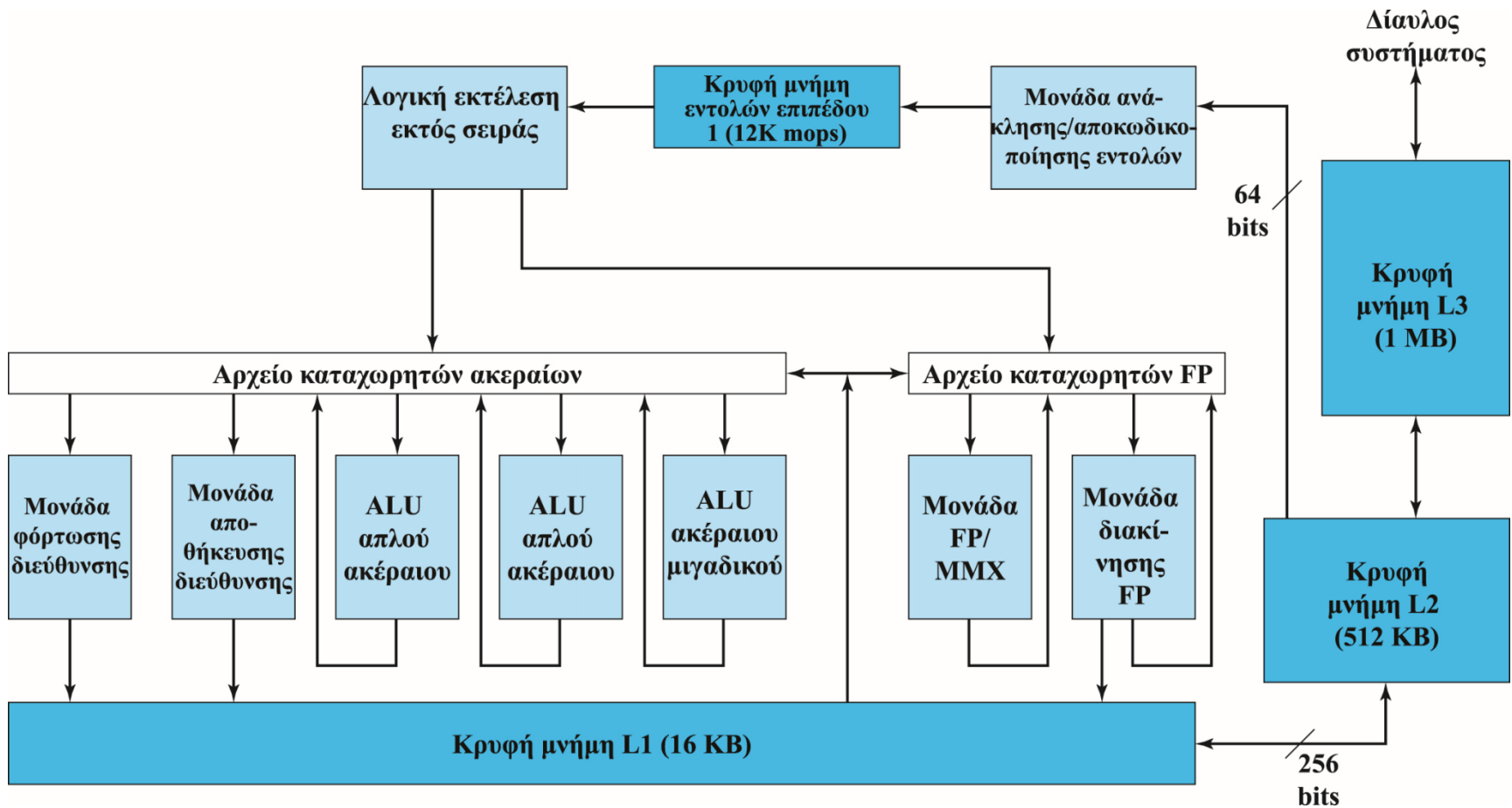
L1 cache 8k bytes

- 64 byte γραμμές
- συσχετιστική 4 γραμμών

L2 cache 256k bytes

- Τροφοδοσία και των δύο L1 caches
- Γραμμές 128 byte
- συσχετιστική 8 γραμμών

L3 cache 1MBytes



Οργάνωση & Αρχιτεκτονική Υπολογιστών

Κεφάλαιο 5.1

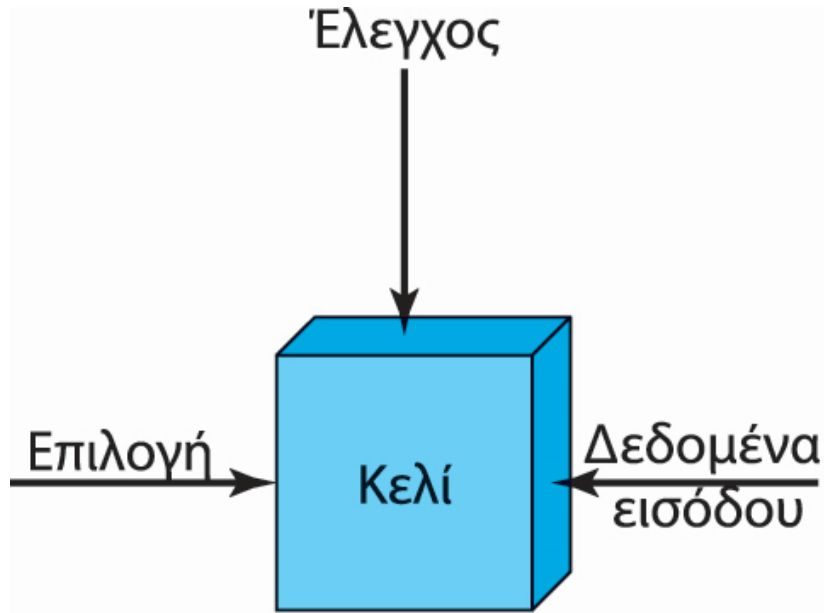
Κύρια μνήμη ημιαγωγών

- Στους πρώτους Η/Υ η μνήμη τυχαίας προσπέλασης χρησιμοποιούσε ένα πίνακα φερομαγνητικών δακτυλίων οι οποίοι αναφέρονται ως πυρήνες.
- Η άφιξη και τα πλεονεκτήματα της μικροηλεκτρονικής οδήγησαν σε κατάργηση των μαγνητικών πυρήνων.
- Η χρήση των chip ημιαγωγών για την υλοποίηση της κύριας μνήμης είναι σχεδόν καθολική.
- Το βασικό στοιχείο μιας μνήμης ημιαγωγών είναι το κελί μνήμης.
- Τα κελιά μνήμης, ενώ χρησιμοποιείται μια ποικιλία από τεχνολογίες, έχουν κοινές ιδιότητες:
 - ✓ Εμφανίζουν δύο σταθερές (ή ημισταθερές) καταστάσεις για την αναπαράσταση του 0 και 1
 - ✓ Υπάρχει η δυνατότητα να γίνει εγγραφή ώστε να →

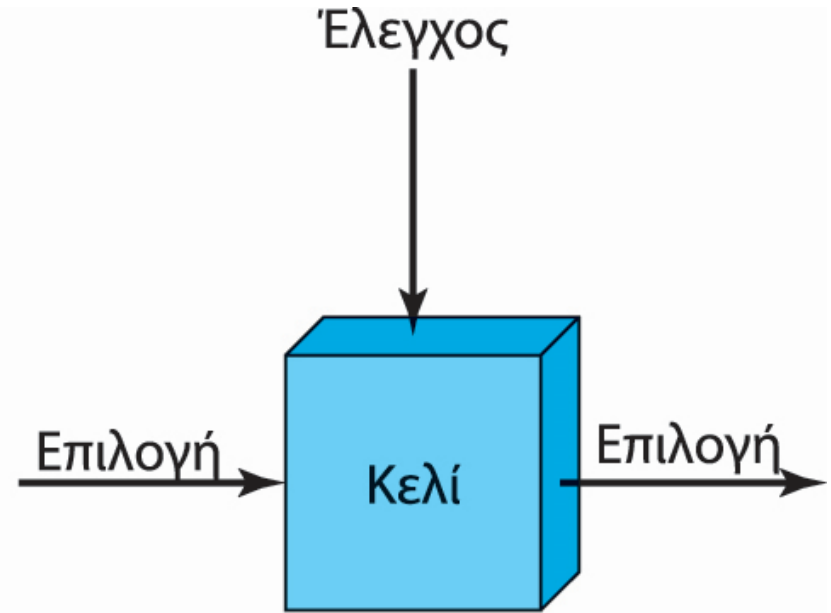
Κύρια μνήμη ημιαγωγών

- οριστεί η κατάσταση
- ✓ Υπάρχει η δυνατότητα να γίνει ανάγνωση από αυτά, ώστε να διαπιστωθεί η κατάσταση.
- Το κελί έχει 3 ακροδέκτες που μεταφέρουν ένα ηλεκτρικό σήμα.
- Ο ακροδέκτης επιλογής, επιλέγει ένα κελί μνήμης για μια λειτουργία
- Ο ακροδέκτης ελέγχου, δείχνει αν η λειτουργία είναι ανάγνωση ή εγγραφή.
- Ο άλλος ακροδέκτης, στην εγγραφή, παρέχει ένα ηλεκτρικό σήμα το οποίο θέτει την κατάσταση του κελιού ίση με 0 ή 1. Για ανάγνωση, χρησιμοποιείται ως έξοδος της κατάστασης του κελιού.

Κύρια μνήμη ημιαγωγών



(α) Εγγραφή



(β) Ανάγνωση

Κύρια μνήμη ημιαγωγών

- RAM
 - Κατάχρηση του όρου, όλες είναι τυχαίας προσπέλασης
 - Read/Write γρήγορα και εύκολα μέσω ηλεκτρικών σημάτων
 - Πτητική (τροφοδοσία με σταθερή παροχή ρεύματος. Αν διακοπεί τα δεδομένα χάνονται)
 - Προσωρινή Αποθήκευση
 - Στατική ή Δυναμική

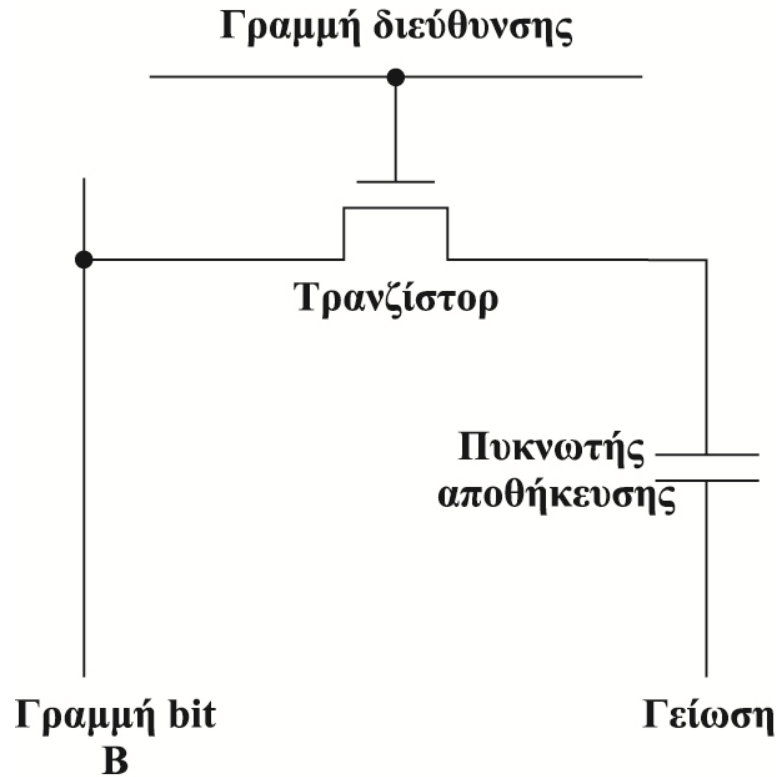
Οι τύποι μνήμης με ημιαγωγούς

Τύπος Μνήμης	Κατηγορία	Διαγραφή	Μηχανισμός Διαγραφής	Πτητικότητα
Μνήμη τυχαίας προσπέλασης (RAM)	Ανάγνωσης-εγγραφής	Ηλεκτρικά σε επίπεδο byte	Ηλεκτρικά	Πτητική
Μνήμη ανάγνωσης μόνο (ROM)	Ανάγνωσης μόνο	Δεν είναι εφικτή	Μάσκες	Μη πτητική
Προγραμματιζόμενη ROM (PROM)	Ανάγνωσης μόνο	Δεν είναι εφικτή		Μη πτητική
Επαναπρογραμματιζόμενη ROM (EPROM)	Κυρίως ανάγνωσης	Υπεριώδες φως, σε επίπεδο chip		Μη πτητική
Ηλεκτρικά Επαναπρογραμματιζόμενη ROM (EEPROM)	Κυρίως ανάγνωσης	Ηλεκτρικά σε επίπεδο byte	Ηλεκτρικά	Μη πτητική
Flash	Κυρίως ανάγνωσης	Ηλεκτρικά σε επίπεδο τμήματος	Ηλεκτρικά	Μη πτητική

Dynamic RAM (DRAM)

- Τα κελιά αποθηκεύουν δεδομένα ως φορτία πυκνωτών
- Η παρουσία ή απουσία φορτίου ερμηνεύεται ως 1 ή 0.
- Οι πυκνωτές έχουν την φυσική τάση να αποφορτίζονται
- Απαιτείται περιοδικά επαναφόρτιση παρά την παροχή ισχύος. Ο όρος δυναμική αναφέρεται σε αυτή την τάση εξασθένισης του φορτίου
- Απλή κατασκευή
- Μικρότερο μέγεθος ανά bit
- Πιο φθηνή
- Ωστόσο απαιτεί μηχανισμούς ανανέωσης
- Πιο αργή
- Κύρια Μνήμη (ποιο συχνή χρήση)
- Ουσιαστικά αναλογική (Η τιμή κατωφλίου την καθορίζει)

Dynamic RAM (DRAM)



(α) Κελί δυναμικής RAM

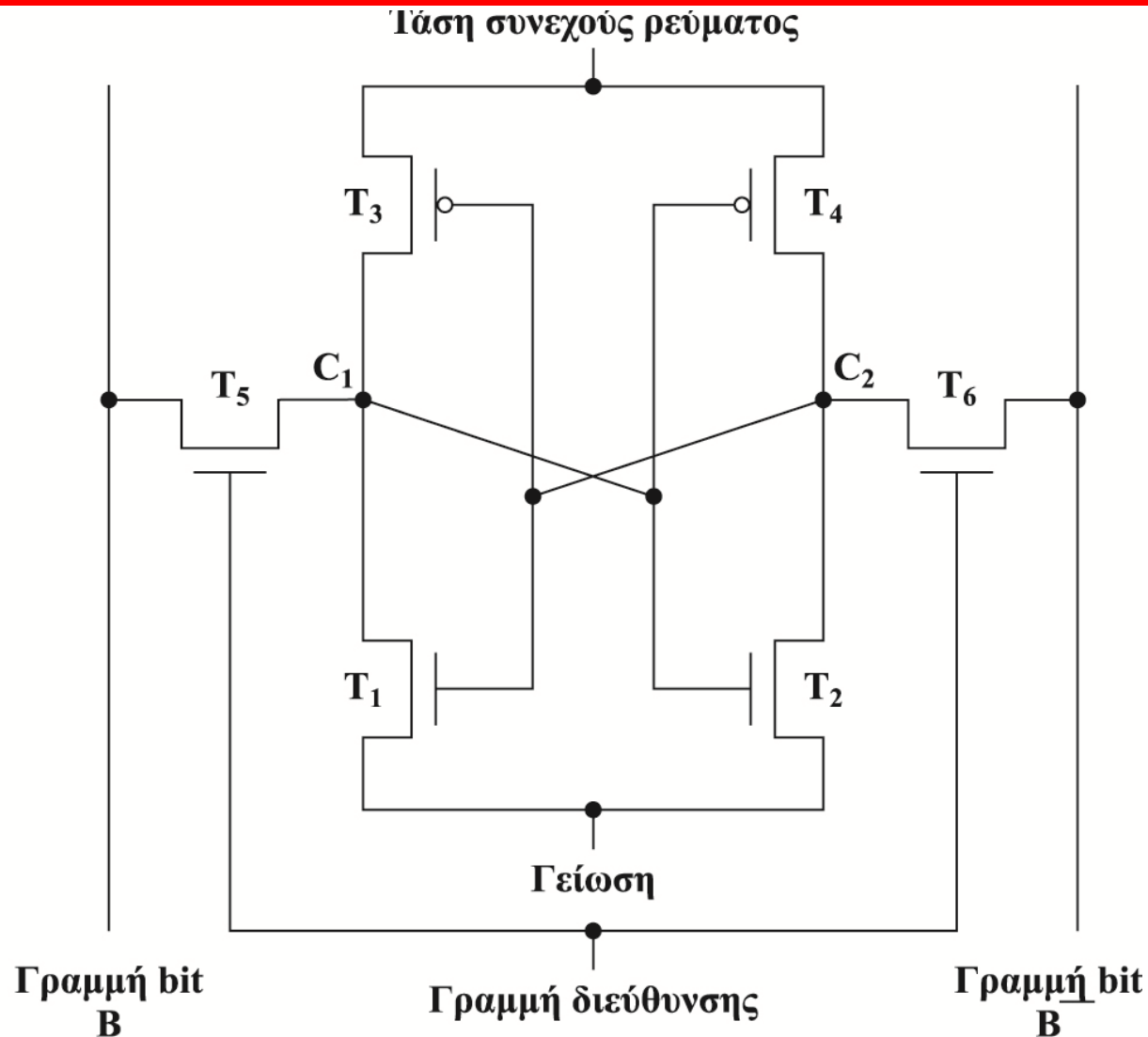
Dynamic RAM (DRAM)

- Η γραμμή διεύθυνσης ενεργοποιείται κατά την ανάγνωση / εγγραφή bit
 - Ο διακόπτης Transistor κλείνει (ροή ρεύματος)
- Εγγραφή
 - Τάση στη γραμμή bit (Υψηλή για 1, Χαμηλή για 0)
 - Στη συνέχεια ενεργοποιείται η γραμμή διεύθυνσης
Μεταφορά φορτίου στον πυκνωτή
- Ανάγνωση
 - Ενεργοποίηση γραμμής διεύθυνσης (Το transistor επιτρέπει τη ροή ρεύματος)
 - Το φορτίο του πυκνωτή, μέσω της γραμμής bit τροφοδοτεί έναν ενισχυτή αίσθησης (Συγκρίνει με μια τιμή αναφοράς για να καθορίσει αν είναι 0 ή 1)
 - Ο πυκνωτής πρέπει να επαναφορτιστεί

Static RAM (SRAM)

- Οι δυαδικές τιμές αποθηκεύονται χρησιμοποιώντας τις διατάξεις λογικών πυλών flip-flop
- Τα φορτία δεν αποφορτίζονται
- Δεν χρειάζεται επαναφόρτιση όσο εφαρμόζεται τάση.
- Πιο περίπλοκη κατασκευή
- Μεγαλύτερο μέγεθος ανά bit
- Πιο ακριβή
- Δεν απαιτεί μηχανισμούς ανανέωσης
- Ταχύτερη
- Κρυφή Μνήμη (πιο συχνή χρήση)
- Ψηφιακή αφού χρησιμοποιεί flip-flops

Η δομή της Static RAM



(β) Κελί στατικής RAM

Λειτουργία της Static RAM

- Η διάταξη των Transistors προσφέρει σταθερή λογική κατάσταση
- Κατάσταση 1
 - C_1 Υψηλή τάση, C_2 Χαμηλή τάση
 - T_1 T_4 μη αγώγιμα, T_2 T_3 αγώγιμα
- Κατάσταση 0
 - C_2 Υψηλή τάση, C_1 Χαμηλή τάση
 - T_2 T_3 μη αγώγιμα, T_1 T_4 αγώγιμα
- Τα transistors T_5 T_6 της γραμμής διεύθυνσης λειτουργούν σαν διακόπτης
- Εγγραφή— Εφαρμογή τιμής στο B & της συμπληρωματικής στο B'
- Ανάγνωση— Η τιμή παρέχεται στην γραμμή B

SRAM vs DRAM

- Και οι δύο είναι Πτητικές
 - Απαιτείται ηλεκτρική ισχύς για την διατήρηση των δεδομένων
- Δυναμικό κύτταρο
 - Απλούστερη κατασκευή, Μικρότερο
 - Μεγαλύτερη πυκνότητα (μικρότερα κελιά= περισσότερα ανά μονάδα περιοχής)
 - Πιο φθηνή
 - Απαιτείται επαναφόρτιση των πυκνωτών
 - Μεγαλύτερες μονάδες μνήμης
- Static
 - Γρηγορότερη
 - Υλοποίηση στην κρυφή μνήμη (πάνω και εκτός chip)

Read Only Memory (ROM)

- Μόνιμη Αποθήκευση (Μη πτητική, όχι εγγραφή νέων δεδομένων)
- Σημαντικές εφαρμογές:
 - ☐ Μικροπρογραμματισμός (σε επόμενο κεφάλαιο)
 - ☐ Υπορουτίνες βιβλιοθηκών για συχνά ζητούμενες λειτουργίες
 - ☐ Πρόγραμμα συστήματος (BIOS)
 - ☐ Πίνακας λειτουργιών
- Πλεονέκτημά της ότι τα δεδομένα ή το πρόγραμμα είναι μονίμως στη μνήμη και δεν υπάρχει η ανάγκη αποθήκευσης σε δευτερεύουσα μονάδα αποθήκευσης.
- Τα δεδομένα είναι «καλωδιωμένα» πάνω στο chip ως μέρος της διαδικασίας κατασκευής. Το γεγονός αυτό επιφέρει δύο προβλήματα

Read Only Memory (ROM)

- Το βήμα της εισαγωγής των δεδομένων περιλαμβάνει ένα μεγάλο σταθερό κόστος ανεξάρτητα αν κατασκευαστεί 1 ή πολλαπλάσια αντίγραφα μιας ROM.
- Δεν υπάρχει περιθώριο σφάλματος. Αν 1 bit είναι εσφαλμένο, ολόκληρη η παραγωγή πρέπει να καταστραφεί.

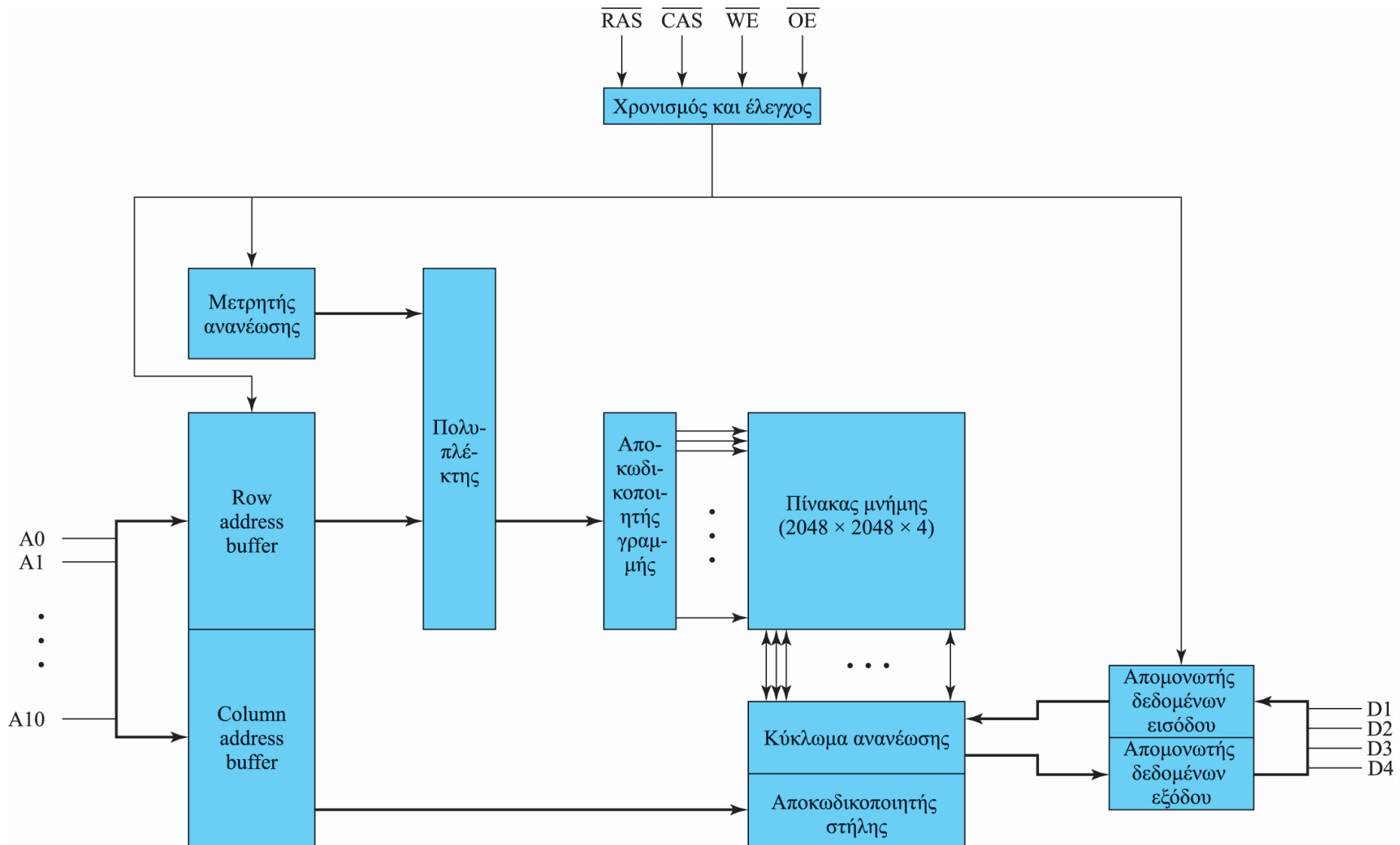
Τύποι ROM

- Εγγραφή κατά την κατασκευή
 - Πολύ ακριβή αν χρησιμοποιείται περιορισμένα
- Προγραμματιζόμενη PROM 1 φορά. Για μικρό πλήθος με συγκεκριμένο περιεχόμενο.
 - Εξειδικευμένος εξοπλισμός εγγραφής
- Για ανάγνωση “κυρίως” (Read Mostly Memory)
 - 1) Erasable Programmable (EPROM). Διαγράφεται με ακτινοβολία UV. Απαιτεί περίπου 20 λεπτά. Πιο ακριβή από PROM, αλλά δυνατότητα ανανεώσεων.
 - 2) Electrically Erasable (EEPROM). Μεγαλύτερος χρόνος εγγραφής σε σχέση με ανάγνωση. Μόνο το byte ή τα bytes που θέλουμε αλλάζουν περιεχόμενο.
 - 3) Flash memory. Με ηλεκτρισμό η διαγραφή ανά τμήμα με μια απλή ενέργεια ή «αστραπιαία».

Λογική Επιπέδου Chip

- Η μνήμη ημιαγωγών διατίθεται σε συσκευασμένα chip. Κάθε chip περιέχει ένα πίνακα κελιών.
- Ένα βασικό ζήτημα σχεδίασης είναι το πλήθος των bits τα οποία είναι δυνατόν να διαβαστούν ή εγγραφούν σε κάθε χρονική στιγμή.
- Μια οργάνωση chip προβλέπει η φυσική διάταξη κελιών είναι η ίδια με τη λογική διάταξη (όπως την αντιλαμβάνεται ο επεξεργαστής) πχ W λέξεις * B bits ανά λέξη
- Π.χ. Chip 16Mbit μπορεί να οργανωθεί σε 1M λέξεις μήκους 16bits.
- Στην οργάνωση 1-bit-ανά-chip τα δεδομένα διαβάζονται/γράφονται ένα bit κάθε φορά.
- DRAM οργάνωση, η ROM έχει παρόμοια αν και πιο απλή.

Τυπική DRAM 16 Mbit (4M x 4)



Λογική Επιπέδου Chip

- Σε κάθε χρονική στιγμή γράφονται ή διαβάζονται 4 bits .
- Ο πίνακας μνήμης είναι οργανωμένος σε τέσσερις τετραγωνικούς πίνακες διαστάσεων 2048×2048 στοιχεία.
- Τα στοιχεία του πίνακα συνδέονται τόσο με οριζόντιες (κατά γραμμή) όσο και με κατακόρυφες (κατά στήλη) γραμμές. Κάθε οριζόντια γραμμή συνδέεται στον ακροδέκτη Επιλογής κάθε κελιού, στη γραμμή του. Κάθε κατακόρυφη γραμμή συνδέεται στον ακροδέκτη Εισόδου/Εξόδου δεδομένων κάθε κελιού, στη στήλη του.
- Στο παράδειγμα είναι αναγκαίες 11 γραμμές έτσι ώστε να επιλεγθεί μία από τις 2048 γραμμές. Αυτές οι 11 τροφοδοτούνται σε αποκωδικοποιητή γραμμών που έχει 11 γραμμές εισόδου και 2048 γραμμές εξόδου $2^{11}=2048$

Λογική Επιπέδου Chip

- Ένα σύνολο από 11 επιπλέον γραμμές επιλέγουν μια από τις 2048 στήλες 4 bits ανά στήλη. Χρησιμοποιούνται 4 γραμμές δεδομένων για την είσοδο/έξοδο των τεσσάρων bits προς και από τον απομονωτή δεδομένων.
- Κατά την είσοδο (εγγραφή) ο οδηγός του bit κάθε γραμμής ενεργοποιείται και το bit λαμβάνει τιμή 0 ή 1 ανάλογα με την αντίστοιχη γραμμή δεδομένων.
- Στην έξοδο (ανάγνωση), η τιμή κάθε γραμμής bit περνά μέσα από ένα ενισχυτή αίσθησης και παρουσιάζεται στις γραμμές δεδομένων.
- Η γραμμή επιλογής σειράς επιλέγει ποια σειρά από κελιά θα χρησιμοποιηθεί για ανάγνωση ή εγγραφή.

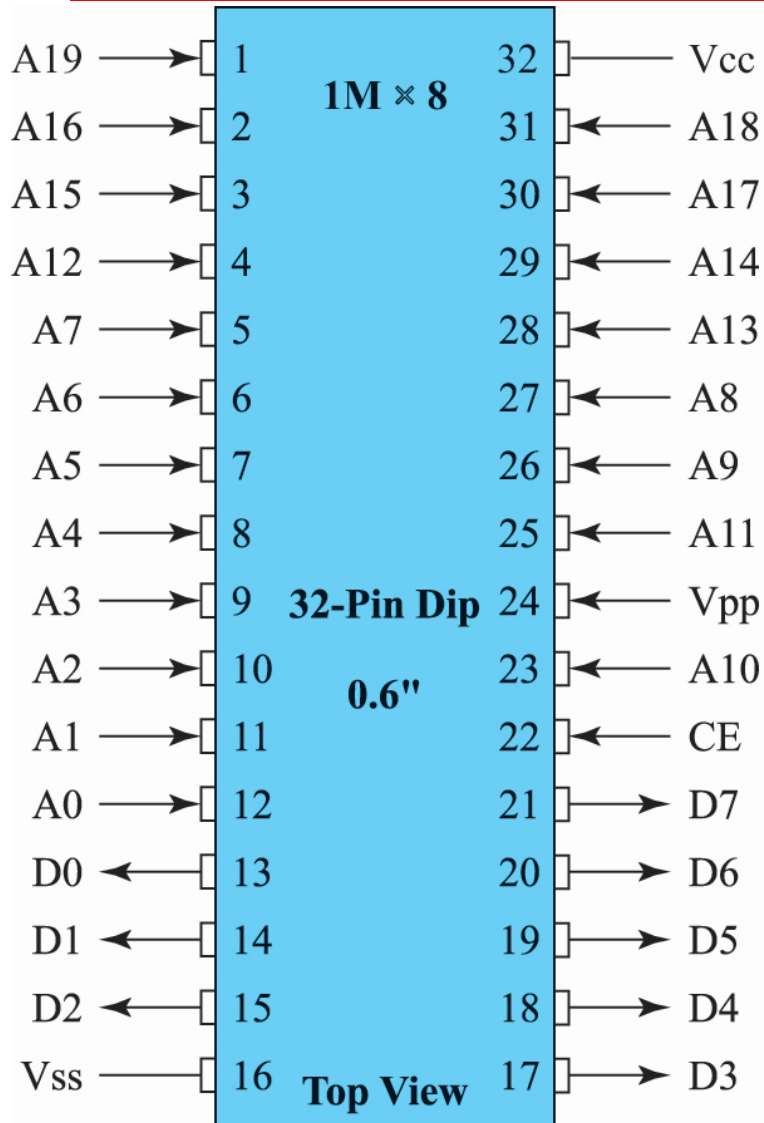
Λογική Επιπέδου Chip

- Σ' αυτή τη μνήμη DRAM διαβάζονται και γράφονται 4 bits, θα πρέπει να υπάρχουν πολλαπλές DRAMs συνδεδεμένες στον ελεγκτή μνήμης για να διαβαστεί/γραφτεί μια λέξη δεδομένων από / προς το δίαυλο.
- Ένα 16Mbit chip μπορεί να οργανωθεί σαν 1M από 16 bit λέξεις
- Ένα «bit ανά chip» σύστημα περιέχει 16 1Mbit chip με το bit 1 της κάθε λέξης στο chip 1 κοκ
- Αν χρησιμοποιηθεί ένας επιπλέον ακροδέκτης στις διευθύνσεις, θα διπλασιαστεί το πλήθος των γραμμών και των στηλών και το μέγεθος του chip αυξάνεται κατά ένα παράγοντα ίσο με 4.

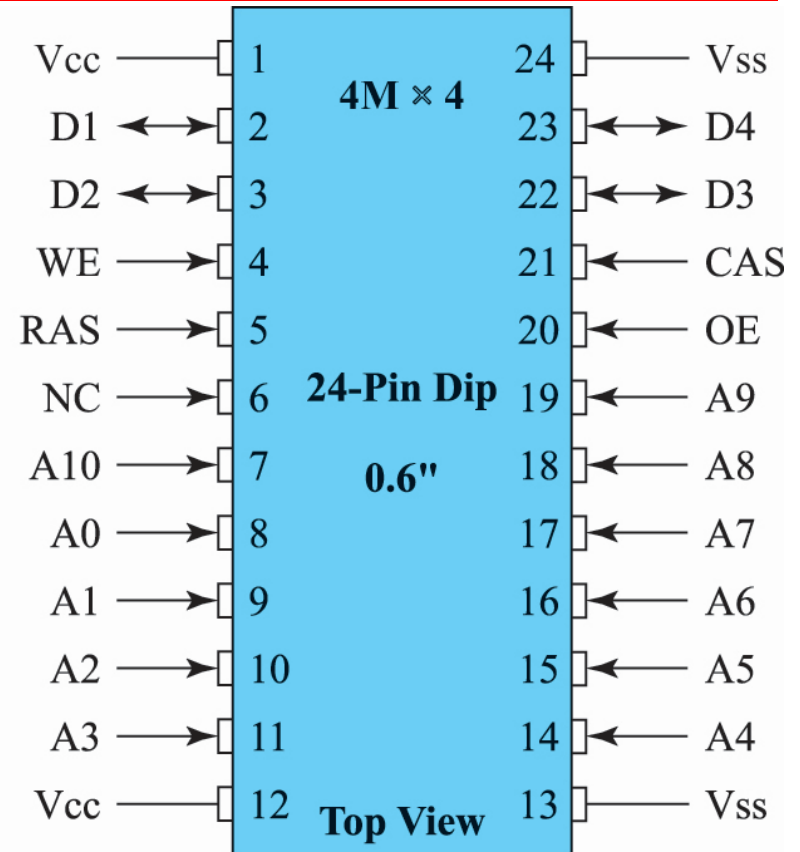
Λογική Επιπέδου Chip

- Ένα 16Mbit chip μπορεί να οργανωθεί σαν ένας πίνακας 2048 x 2048 x 4bit
 - Μειώνεται ο αριθμός των pins διεύθυνσης (λιγότεροι ακροδέκτες) λόγω της πολυπλεξίας γραμμών και στηλών διεύθυνσης [11 pins για διευθύνσεις ($2^{11}=2048$)]. Η λογική επιλογής βρίσκεται εκτός του chip και πολυπλέκονται σε 11 γραμμές διεύθυνσης.
- Περιλαμβάνεται κύκλωμα επαναφόρτισης στο chip
- Μια τεχνική είναι να απενεργοποιείται το DRAM όταν επαναφορτίζονται όλα τα κελιά της μνήμης.
- Μέτρηση σειρών
- Ανάγνωση και επανεγγραφή
- Απαιτεί χρόνο
- Μειώνει την απόδοση

Συσκευασία του chip



(α) 8-Mbit EPROM

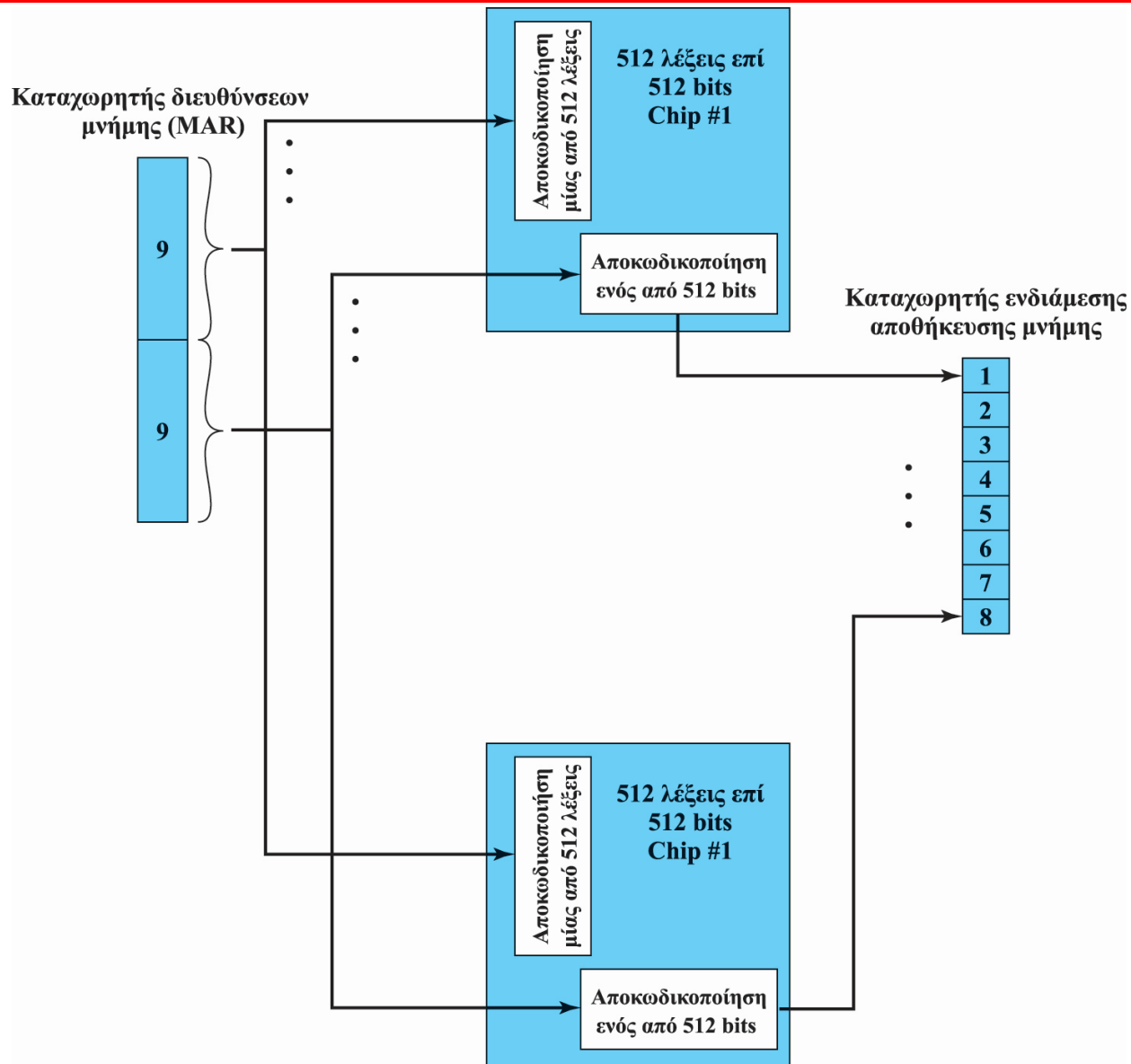


(β) 16-Mbit DRAM

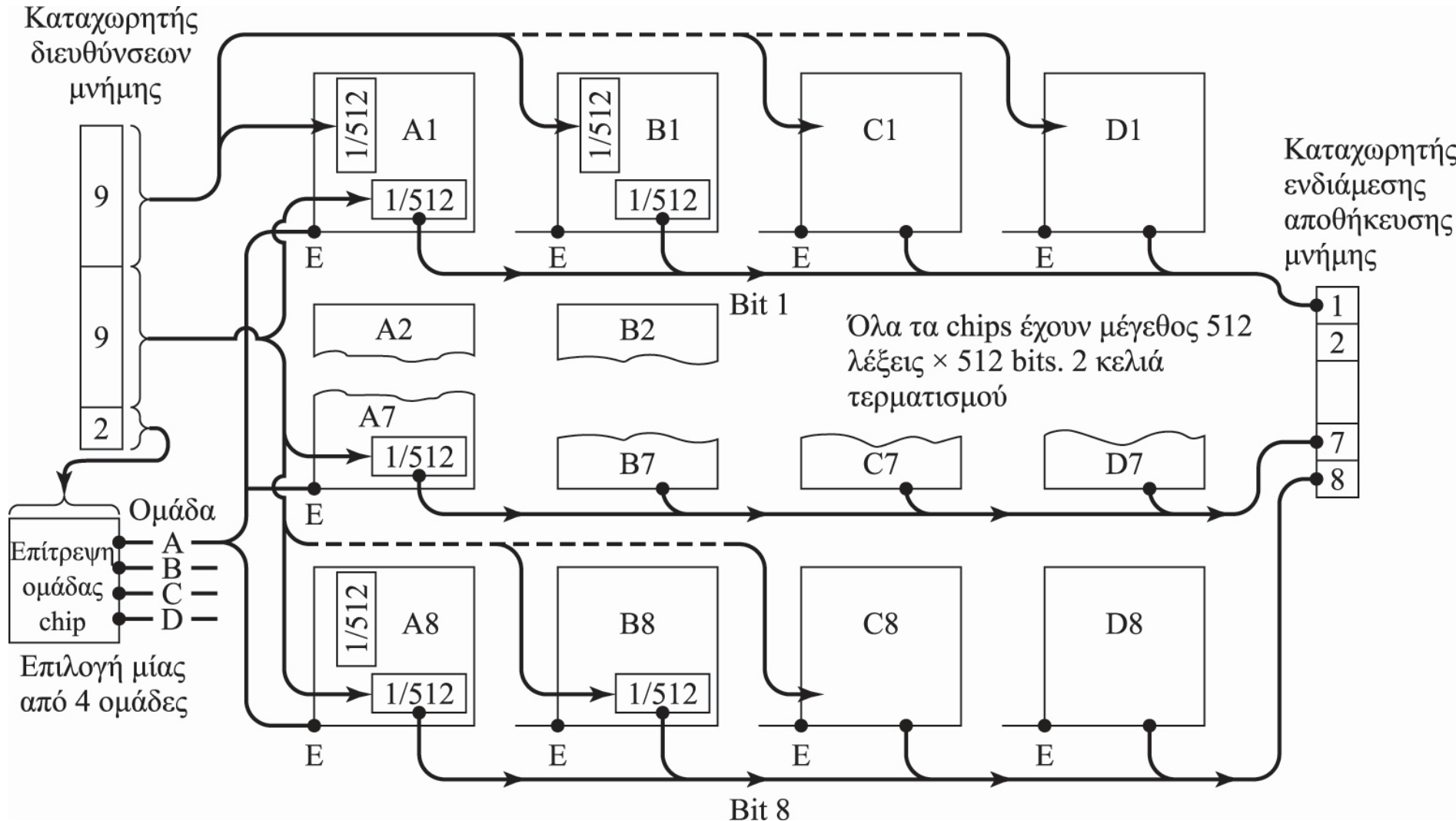
Οργάνωση σε μονάδες

- Αν το chip περιέχει 1 bit ανά λέξη τότε θα χρειαστούμε ένα σύνολο από chip ίσο με το πλήθος των bit ανά λέξη
- Για 256K λέξεις μήκους 8 bit είναι αναγκαία μια διεύθυνση 18 bits η οποία τροφοδοτείται από μια εξωτερική πηγή (π.χ. ένα δίαυλο που συνδέεται η μονάδα)
- Η διεύθυνση παρουσιάζεται σε 8 chip μεγέθους 256K X 1 καθένα από τα οποία παρέχει την είσοδο/έξοδο ενός bit.
- Αυτή η οργάνωση λειτουργεί όσο το μέγεθος της μνήμης ισούται με το πλήθος των bits σε κάθε chip.
- Όταν είναι αναγκαία η ύπαρξη μεγαλύτερης μνήμης, θα χρειαστεί μια παράταξη από chip.

Οργάνωση σε μονάδες



Οργάνωση σε μονάδες



Οργάνωση σε μονάδες

- Μια μνήμη που αποτελείται από 1M λέξεις μήκους 8 bits.
- Υπάρχουν 4 στήλες από chip με κάθε στήλη να περιέχει 256K λέξεις διατεταγμένες όπως το σχήμα.
- Για 1M λέξεις απαιτούνται 20 γραμμές διεύθυνσης. Τα 18 λιγότερο σημαντικά bits στέλνονται προς το σύνολο των 32 μονάδων. Τα 2 πιο σημαντικά, τροφοδοτούν ως είσοδο μια λογική μονάδα επιλογής ομάδας, η οποία στέλνει ένα σήμα που να επιτρέπει ποιο chip θα ενεργοποιηθεί σε μία από τις 4 στήλες των μονάδων.

Διαφυλλωμένη μνήμη

- Η κύρια μνήμη αποτελείται από ένα σύνολο chip μνήμης DRAM. Είναι δυνατόν να ομαδοποιηθούν ένα πλήθος από chip σχηματίζοντας μια *τράπεζα μνήμης*.
- Είναι δυνατόν να οργανώσουμε τις τράπεζες μνήμης με τέτοιο τρόπο γνωστό και ως διαφυλλωμένη μνήμη.
- Κάθε τράπεζα είναι σε θέση να εξυπηρετήσει μια αίτηση ανάγνωσης ή εγγραφής ανεξάρτητα από τις άλλες.
- Έτσι ένα σύστημα από K τράπεζες είναι δυνατόν να εξυπηρετήσει ταυτόχρονα K αιτήσεις, αυξάνοντας τους ρυθμούς ανάγνωσης/εγγραφής της μνήμης κατά ένα παράγοντα K .
- Αν οι διαδοχικές λέξεις μνήμης είναι αποθηκευμένες σε διαφορετικές τράπεζες, τότε επιταχύνεται η διαδικασία μεταφοράς ενός τμήματος της μνήμης.

Οργάνωση & Αρχιτεκτονική Υπολογιστών

Κεφάλαιο 5.2

Διόρθωση Σφαλμάτων

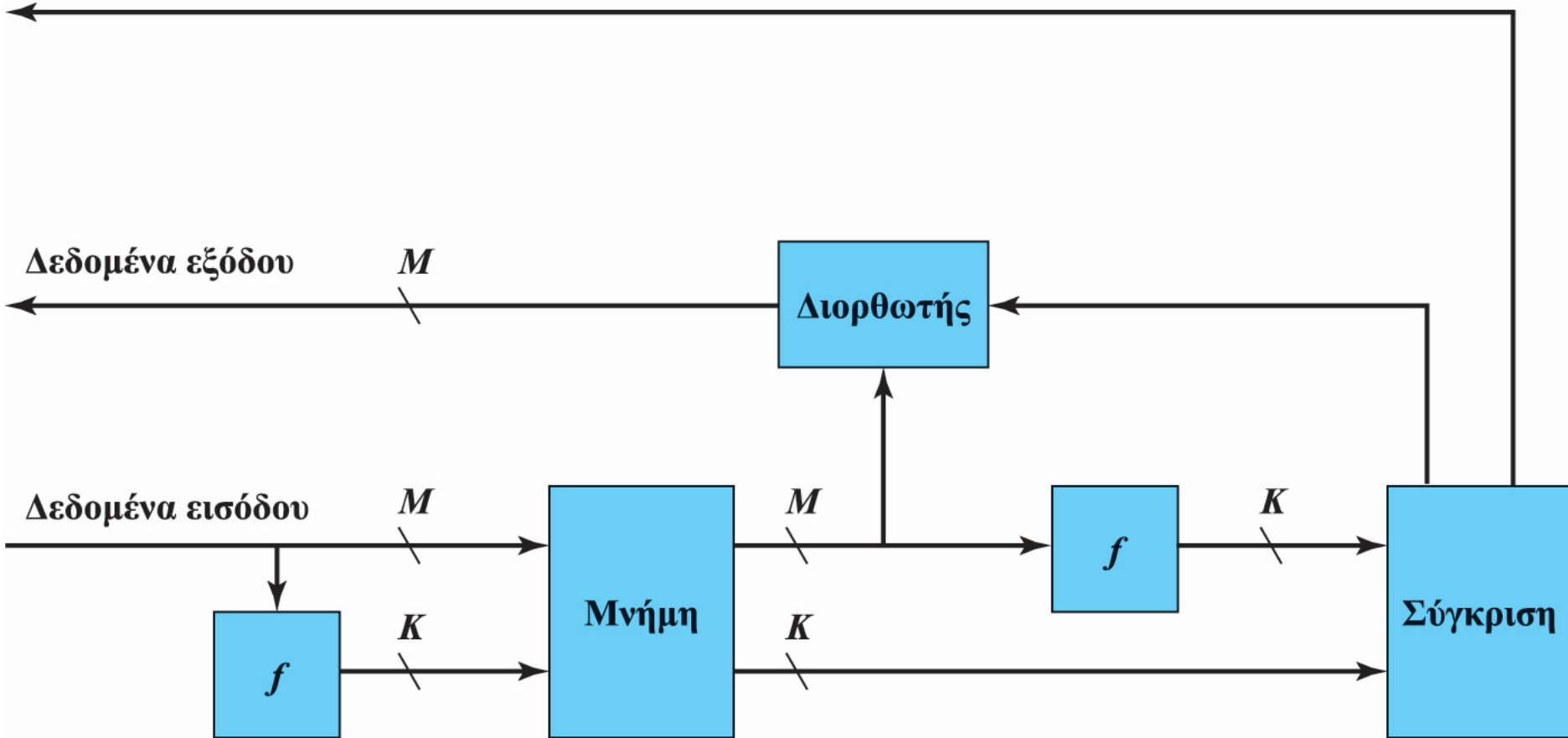
- Οι μνήμες ημιαγωγών είναι ευαίσθητες σε σφάλματα.
- Κατηγοριοποιούνται σε βλάβες και πιο ομαλά σφάλματα
- Μια βλάβη είναι ένα μόνιμο φυσικό ελάττωμα που έχει ως αποτέλεσμα το κελί ή τα κελιά μνήμης τα οποία το έχουν, να μην είναι σε θέση να αποθηκεύσουν δεδομένα με αξιοπιστία και διατηρούν μονίμως μια τιμή 0 ή 1 ή εσφαλμένα εναλλάσσονται ανάμεσα στο 0 και το 1. Προκαλούνται από περιβαλλοντικούς παράγοντες, ελαττώματα κατασκευής ή φθορές.
- Ένα ομαλό σφάλμα είναι ένα τυχαίο μη καταστροφικό γεγονός το οποίο αλλάζει τα περιεχόμενα ενός ή περισσοτέρων κελιών χωρίς όμως να την καταστρέφει. Προκαλούνται από προβλήματα παροχής ρεύματος ή από σωματίδια άλφα.

Διόρθωση Σφαλμάτων

- Τόσο οι βλάβες όσο και τα ομαλά σφάλματα είναι προφανώς ανεπιθύμητα και τα περισσότερα σύγχρονα συστήματα μνήμης περιέχουν λογικά κυκλώματα τόσο για την ανίχνευση όσο και για την διόρθωσή τους.
- Όταν τα δεδομένα πρόκειται να αποθηκευτούν, εκτελείται ένας υπολογισμός ο οποίος δίνεται με τη μορφή μιας συνάρτησης f ώστε να παραχθεί ένα κώδικας. Τόσο ο κώδικας όσο και τα δεδομένα θα αποθηκευτούν. Για μια λέξη M bits ο κώδικας έχει K bits τότε το πραγματικό μέγεθος αποθηκευμένης λέξης είναι $M + K$ bits.
- Όταν διαβάζεται η λέξη, τότε χρησιμοποιείται ο κώδικας για να ανιχνευθούν και να διορθωθούν πιθανά σφάλματα.

Διόρθωση Σφαλμάτων

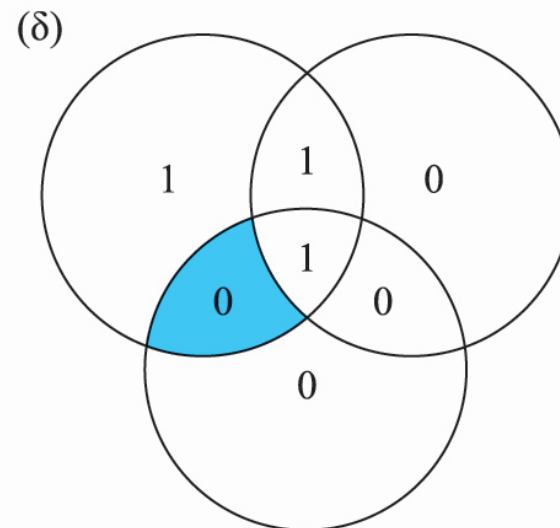
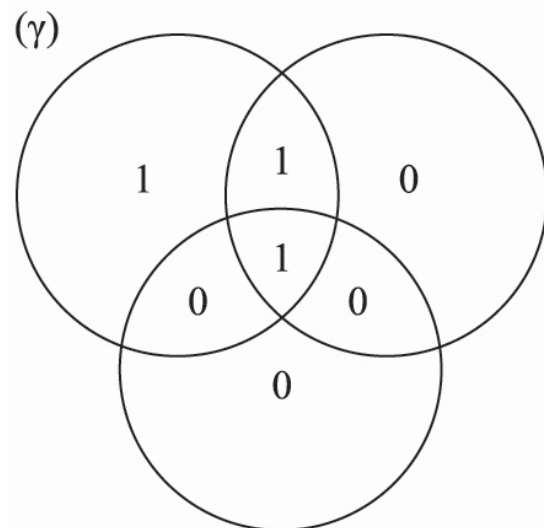
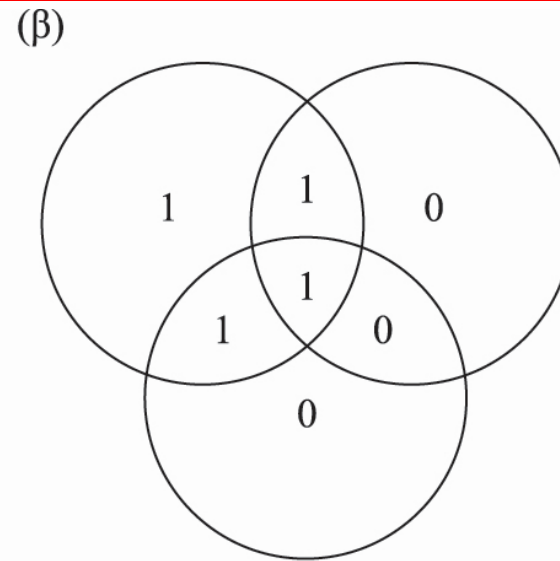
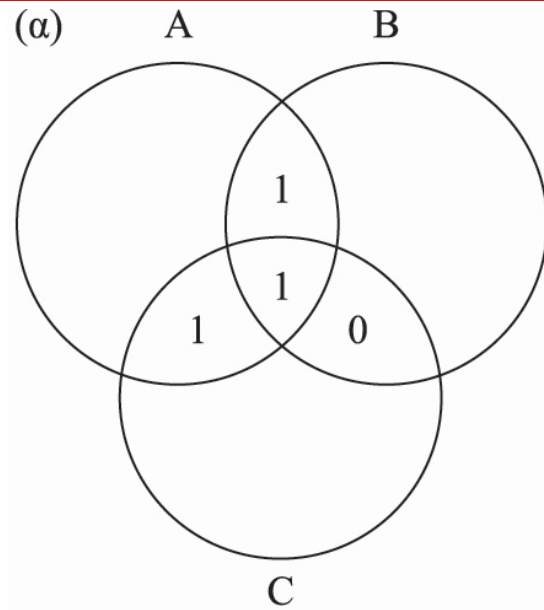
Σήμα σφάλματος



Διόρθωση Σφαλμάτων

- Οι κώδικες οι οποίοι λειτουργούν με αυτόν τον τρόπο αναφέρονται και ως κώδικες διόρθωσης σφαλμάτων.
- Ένας κώδικας χαρακτηρίζεται από το πλήθος των σφαλμάτων στα bits που υπάρχουν σε μια λέξη και τα οποία μπορεί να ανιχνεύσει και διορθώσει.
- Ο απλούστερος κώδικας που χρησιμοποιείται είναι ο κώδικας Hamming.

Κώδικας Hamming



Οργάνωση & Αρχιτεκτονική Υπολογιστών

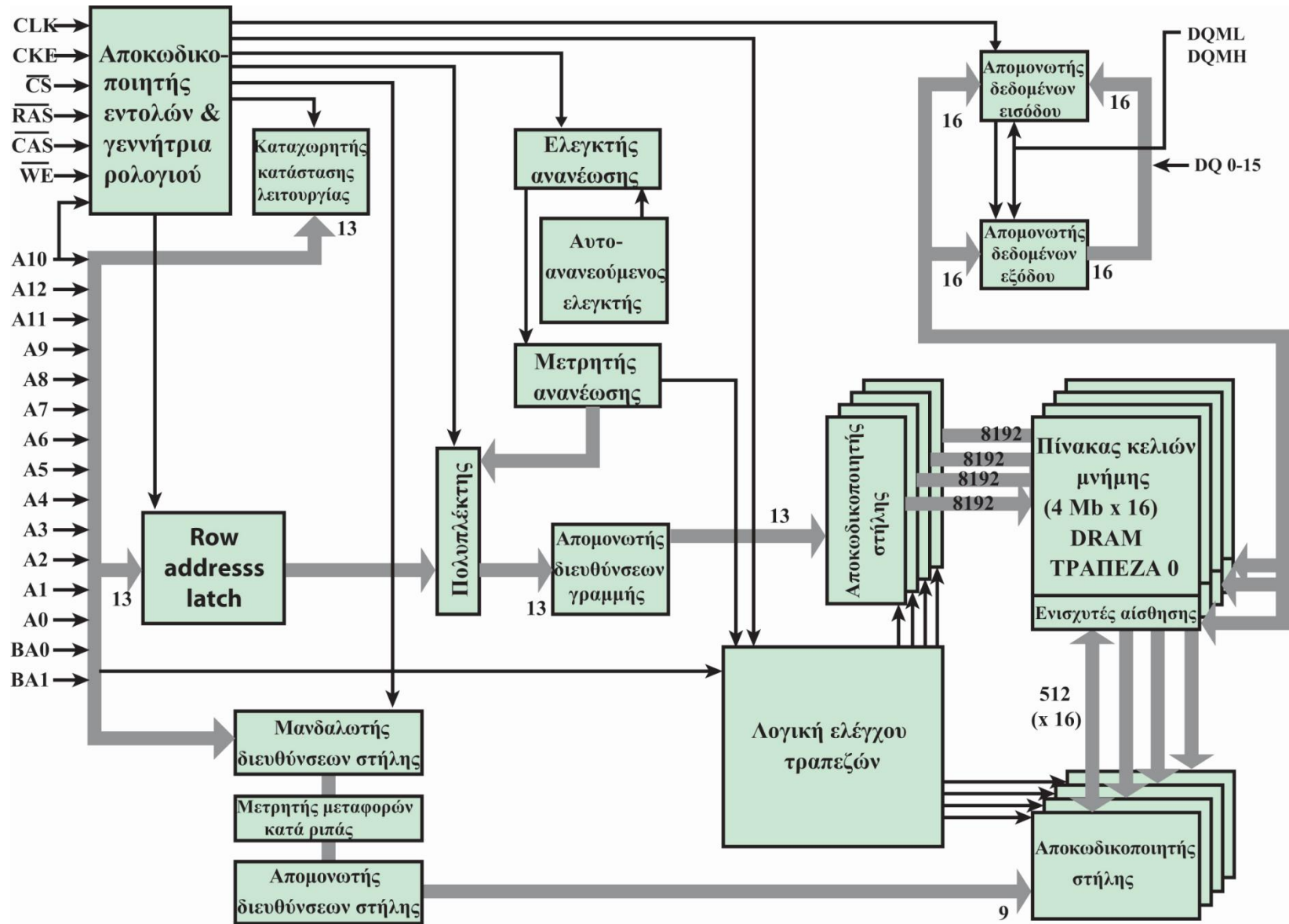
Κεφάλαιο 5.3

DDR DRAM

- Όπως έχει ειπωθεί, ένα από τα πιο σημαντικά σημεία ενός συστήματος είναι η διεπαφή μεταξύ επεξεργαστή και κύριας μνήμης. Αυτή η διεπαφή είναι το πιο σημαντικό μονοπάτι σε ολόκληρο το υπολογιστικό σύστημα.
- Η βασική DRAM παραμένει η ίδια εδώ και δεκαετίες.
- Το chip μνήμης DRAM περιορίζεται τόσο από την εσωτερική του αρχιτεκτονική όσο και από τη διασύνδεση με το σύστημα διαύλου του επεξεργαστή.
- Τα τελευταία χρόνια έχει μελετηθεί ένα πλήθος από βελτιώσεις και κάποιες από αυτές είναι ήδη στην αγορά.
- Οι τεχνικές που κυριάρχησαν στην αγορά είναι οι μνήμες SDRAM, DDR-DRAM και RDRAM.

Σύγχρονη DRAM (SDRAM)

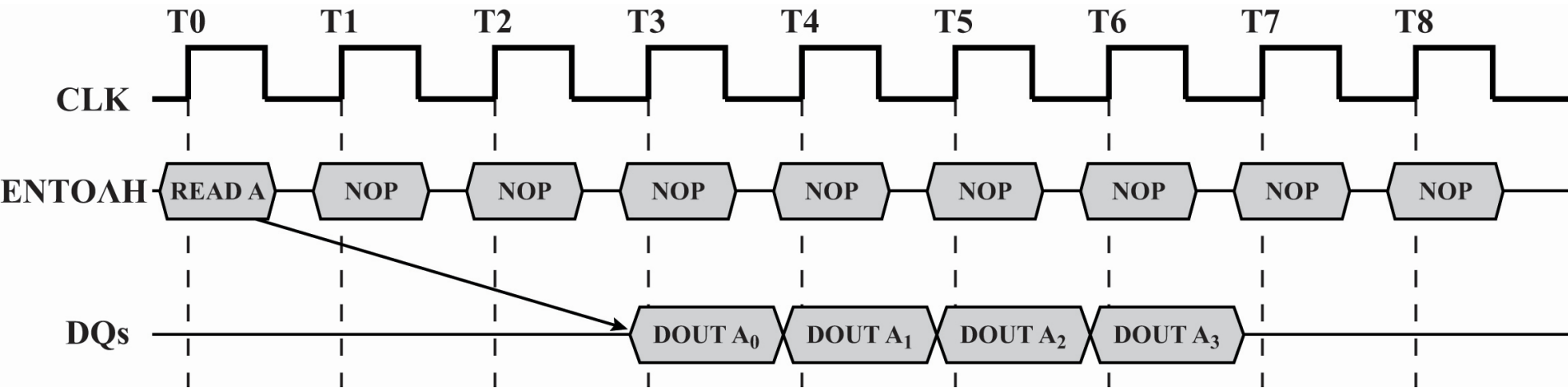
- Η πρόσβαση είναι συγχρονισμένη με ένα εξωτερικό ρολόι και έχει την ταχύτητα του διαύλου επεξεργαστή/μνήμης, χωρίς να επιβάλλει καταστάσεις αναμονής
- Η διεύθυνση δίνεται στη RAM
- Η RAM βρίσκει τα δεδομένα (η CPU περιμένει στη συμβατική DRAM)
- Αφού η SDRAM μεταφέρει δεδομένα με βάση το ρολόι του συστήματος, η CPU γνωρίζει πότε τα δεδομένα θα είναι έτοιμα
- Η CPU δεν χρειάζεται να περιμένει μπορεί να κάνει κάτι άλλο
- Η λειτουργία κατά ριπές επιτρέπει στην SDRAM να ετοιμάσει ένα σετ δεδομένων για αποστολή. Εξάγεται με μεγάλη ταχύτητα μια σειρά από bits δεδομένων μετά την προσπάθεια του πρώτου.



Σύγχρονη DRAM (SDRAM)

- Επιπλέον είναι μια εσωτερική αρχιτεκτονική πολλαπλών τραπεζών η οποία βελτιώνει τη δυνατότητα παραλληλισμού σε επίπεδο chip.
- Ο καταχωρητής κατάστασης λειτουργίας και τα αντίστοιχα λογικά κυκλώματα ελέγχου αποτελούν μια ακόμη διαφορά σε σχέση με τις παραδοσιακές.
- Ο καταχωρητής κατάστασης λειτουργίας καθορίζει το μήκος της ριπής που είναι το πλήθος των διαφορετικών μονάδων δεδομένων που τροφοδοτούν με σύγχρονο τρόπο το σύστημα. Επιτρέπει στον προγραμματιστή να ρυθμίσει τον λανθάνοντα χρόνο ο οποίος μεσολαβεί μεταξύ της λήψης μιας αίτησης ανάγνωση ως την αρχή της μεταφοράς δεδομένων.

Λειτουργία SDRAM



DDR SDRAM

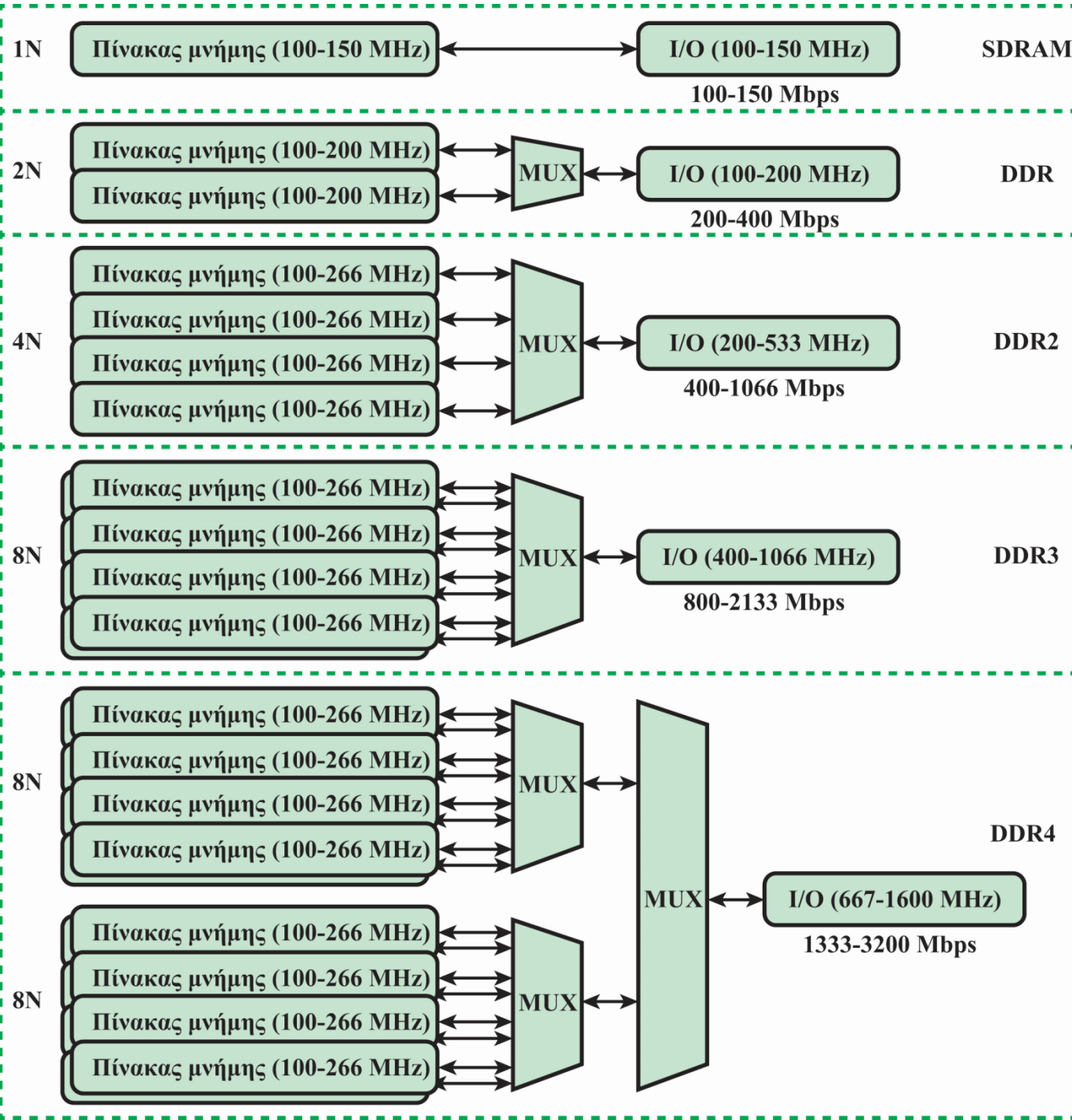
- Παρά το γεγονός ότι η SDRAM είναι μια σημαντική βελτίωση των ασύγχρονων RAM, εξακολουθεί να έχει χαρακτηριστικά που περιορίζουν τον ρυθμό E/E που μπορεί να επιτευχθεί. Για να αντιμετωπιστούν αυτά τα ζητήματα, δημιουργήθηκε μια νέα έκδοση που αναφέρεται ως DRAM διπλάσιου ρυθμού double data-rate DRAM (DDR-DRAM).
- Επιτυγχάνει υψηλότερους ρυθμούς δεδομένων με 3 τρόπους:
 - 1) Η μετάδοση συγχρονίζεται και στην θετική και στην αρνητική ακμή το ρολογιού (αντί μόνο στη θετική). Με αυτό τον τρόπο διπλασιάζεται ο ρυθμός δεδομένων.
 - 2) Χρησιμοποιείται μεγαλύτερος ρυθμός ρολογιού στον δίαυλο για να αυξάνει τον ρυθμό μεταφοράς δεδομένων

DDR SDRAM

- 3) Χρησιμοποιεί μια τεχνική ενδιάμεσης αποθήκευσης
- Η JEDEC έχει ορίσει τέσσερις γενιές. Η αρχική έκδοση χρησιμοποιεί έναν απομονωτή προ-ανάκλησης 2-bit. Είναι μια κρυφή μνήμη που βρίσκεται στο chip της SDRAM. Αυτή επιτρέπει στο chip να ανατοποθετεί τα bits που πρόκειται να τοποθετηθούν στο δίαυλο δεδομένων, με όσο το δυνατόν μεγαλύτερη ταχύτητα.
 - Ο δίαυλος E/E της DDR χρησιμοποιεί τον ίδιο ρυθμό ρολογιού με το chip της μνήμης αλλά επειδή μπορεί να διαχειριστεί 2 bit ανά κύκλο, πετυχαίνει ρυθμό δεδομένων που είναι διπλάσιος από τον ρυθμό του ρολογιού.
 - Ο απομονωτής προ-ανάκλησης επιτρέπει στο SDRAM chip να διατηρεί τον ίδιο ρυθμό με τον δίαυλο E/E

DDR SDRAM

	DDR1	DDR2	DDR3	DDR4
Απομονωτής προ-ανάκλησης (bits)	2	4	8	8
Επίπεδο τάσης (V)	2,5	1,8	1,5	1,2
Ρυθμοί δεδομένων εμπρόσθιου διαύλου δεδομένων (Mbps)	200-400	400-1066	800-2133	2133-4266



DDR SDRAM

- Ο απομονωτής προ-ανάκλησης προσδιορίζει πόσες λέξεις δεδομένων ανακαλούνται (σε πολλά chip SDRAM) κάθε φορά που εκτελείται μια εντολή στήλης με μνήμες DDR.
- Επειδή ο πυρήνας της SDRAM είναι πιο αργός από τη διασύνδεση, η διαφορά γεφυρώνεται προσπελαύνοντας παράλληλα τις πληροφορίες και έπειτα εξάγοντας την σειριακά μέσω ενός πολυπλέκτη.
- Έτσι προ-ανακαλεί δύο λέξεις κάτι που σημαίνει ότι κάθε φορά που εκτελείται μια λειτουργία ανάγνωσης ή εγγραφής, η εκτέλεσή της γίνεται σε δύο λέξεις δεδομένων που εισέρχονται ή εξέρχονται στη μνήμη σε ένα κύκλο ρολογιού και στις δύο ακμές, υλοποιώντας δύο διαδοχικές λειτουργίες.
- Αποτέλεσμα η διπλάσια ταχύτητα από τον πυρήνα της SDRAM.

DDR SDRAM

- Η ταχύτητα του πυρήνα της SDRAM δεν έχει αλλάξει σημαντικά από γενιά σε γενιά.
- Για να επιτύχουν ρυθμούς δεδομένων μεγαλύτερους από εκείνους που επιτυγχάνονται από τις μεσαιές αυξήσεις του ρυθμού του ρολογιού της SDRAM, η JEDEC αύξησε το μέγεθος του απομονωτή.
- DDR2 απομονωτής λέξεων 4-bit, αυξάνοντας τον ενεργό ρυθμό δεδομένων κατά ένα παράγοντα ίσο με 4.
- DDR3 απομονωτής λέξεων 8-bit, αυξάνοντας τον ενεργό ρυθμό δεδομένων κατά ένα παράγοντα ίσο με 8.
- Το πρόβλημα της προ-ανάκλησης είναι ότι ουσιαστικά προσδιορίζει το ελάχιστο μήκος των ριπών στις μνήμες SDRAM. Π.χ. είναι δύσκολο να υπάρχει αποτελεσματικό μήκος ριπών ίσο με 4 λέξεις όταν ο απομονωτής είναι 8.

DDR SDRAM

- Στην DDR4 δεν αύξησαν τον απομονωτή σε 16 αλλά αντίθετα εισάγουν την έννοια της **ομάδας τραπεζών**.
- Είναι ξεχωριστές οντότητες ώστε να επιτρέπουν σε ένα κύκλο στήλης να εκτελεστεί εντός μιας ομάδας, αλλά αυτός ο κύκλος να μην έχει καμία επίδραση στο τι συμβαίνει σε μια άλλη ομάδα τράπεζας.
- Άρα δύο προ-ανακλήσεις των 8bit μπορούν να λαμβάνουν χώρα παράλληλα σε δύο ομάδες τραπεζών.
- Έτσι διατηρείται το μέγεθος του απομονωτή προ-ανάκλησης ίδιο με τις DDR3 ενώ ταυτόχρονα αυξάνει την απόδοση σαν να μην υπήρχε μεγαλύτερη προ-ανάκληση.